

16Gb DDR4 SDRAM 产品规格书-兼容三星



致力于国产替代--三星，海力士，镁光,ADI，英飞凌.

型号：HGD416G16H32

本产品与海力士 H5ANAG6NCJR-XNC 系列 DDR4 SDRAM 完全兼容，可直接替换使用

官方网站: www.hgchips.com

技术支持邮箱: long@hgtech.cc

文档版本信息

文档版本	发布日期	修订内容	作者
------	------	------	----

Rev. U	2023 年 11 月	初始发布	HGCHIPS 技术文档部
--------	-------------	------	---------------

目录

1. 重要声明
2. 产品概述
3. 关键特性
4. 订货型号说明

- 5. 技术规格
- 6. 引脚定义
- 7. 模式寄存器
- 8. 电气特性
- 9. 封装尺寸
- 10. 兼容性声明
- 11. 联系方式

1. 重要声明

1.1 法律声明

HGCHIPS 保留随时更改本文件信息的权利，包括但不限于规格和产品描述，恕不另行通知。本文件取代并替换之前提供的所有信息。您不得依赖本文件中的任何信息，如果您从任何未经授权的经销商或其他未经 HGCHIPS 授权的来源获得本产品。

1.2 应用限制

- **汽车应用：**除非 HGCHIPS 数据表明确指定为汽车级，否则产品并非为汽车应用而设计或打算用于汽车应用。
- **关键应用：**产品未授权用于 HGCHIPS 组件故障可能导致死亡、人身伤害或严重财产或环境损害的应用。

1.3 客户责任

客户对使用 HGCHIPS 产品的系统、应用和产品的设计、制造和操作负全部责任。所有半导体产品都有固有的故障率和有限的使用寿命。客户有责任确定 HGCHIPS 产品是否适合其系统、应用或产品。

2. 产品概述

2.1 产品描述

HGD416G16H32 是一款 16 Gb CMOS Double Data Rate IV (DDR4) Synchronous DRAM，适合对内存密度与带宽要求高的主存储器应用。

2.2 温度等级

正常范围 0 °C – 85 °C（全参数保证）

扩展范围 85 °C – 95 °C 可用，但需把刷新闻隔从 7.8 μs 缩短到 3.9 μs

3. 关键特性

类别	特性描述
电源	VDD / VDDQ 1.2 V ± 0.06 V
	VPP (激活电源) 2.5 V (+0.25 V / - 0.125 V)
	VDD/VDDQ 关系，在任何时刻，VDD 与 VDDQ 之间的压差必须 ≤ 300 mV。VDDQ 必须 ≤ VDD。
接口	POD_12 (伪开漏，终端电压为 1.2V)
刷新	刷新周期：8192 次 / 64 ms
	刷新闻隔 (tREFI)：0° C ~ 85° C: 7.8 μs (1X)
	85° C ~ 95° C: 3.9 μs (2X)
	刷新命令时间 (tRFC)：560 nCK (DDR4-3200 下约为 350 ns)
存储体	刷新模式：支持 1X, 2X, 4X 刷新模式，支持细粒度刷新、温度控制
	x16: 2 个 Bank Group，共 8 个内部 Bank（8 Bank，2 BG）
预取	8n 位预取架构
高级功能	ODT (片内终端)：支持动态 ODT。可编程 RTT_NOM, RTT_WR, RTT_PARK。
	ZQ 校准：外部 ZQ 引脚接 240 Ω 电阻，支持内部输出驱动和 ODT 值校准。
	数据总线反转 (DBI)：支持 (x8/x16)。
	错误检测：支持写 CRC，命令/地址奇偶校验(CA Parity)，通过

类别	特性描述
	ALERT_n 引脚报告。
	数据掩码 (DM):支持 (x16 有两个 DM 引脚: DMU_n, DML_n)。
	复位:支持异步复位 (RESET_n)。
	自刷新:支持自刷新、低功耗自刷新(LP ASR)、手动/自动自刷新。
	连通性测试:支持 (TEN 引脚)。
	修复功能:支持 PPR (Post Package Repair)。

4. 订货型号说明

4.1 配置选项

配置	代码	容量
1 G × 16	1G16	16Gb

4.3 封装选项

封装	代码	尺寸	Ball 数
96-ball FBGA	BC	9 mm × 13 mm	96

4.4 速度等级

数据速率	时钟周期	CL	应用
DDR4-1866	0.625 ns	CL=22	主流/高性能

4.5 温度等级

代码	等级	温度范围
无标记	商业级	0°C 至 95°C
IT	工业级	-40°C 至 95°C

5. 技术规格

5.1 主要时序参数

符号	参数	值
tCK	时钟周期	0.625 ns
CL	CAS 延迟	22 CK
tRCD	激活到读/写	13.75 ns
tRP	预充电周期	13.75 ns
tRAS	激活到预充电	32 ns
tRC	激活到激活	45.75 ns

5.2 地址配置（512 Meg x 16）

参数	规格
Bank Group 数量	2
Bank 数量	8（2 BG × 4 Bank）
Bank 地址	BG0, BA[1:0]
行地址	32K (A[14:0])
列地址	1K (A[9:0])
页大小	2KB

6. 引脚定义

6.1 96-ball FBGA (x16)引脚功能

引脚名称	类型	描述
------	----	----

引脚名称	类型	描述
地址/命令		
A[14:0]	Input	地址输入：提供 ACTIVATE 命令的行地址 和 READ/WRITE 命令的列 地址
CAS_n	Input	命令输入
RAS_n	Input	命令输入
时钟/控制		
CK_t, CK_c	Input	差分时钟输入
CKE	Input	时钟使能
CS_n	Input	片选（低电平有效）
ODT	Input	片内终端电阻开关控制
数据接口		
DQ[15:0]	I/O	双向数据总线
DQS_t, DQS_c	I/O	差分数据选通（对应 全部 DQ[15:8]）
DQSL_t, DQSL_c	I/O	差分数据选通（对应 DQ[7:0]）
DMU_n/DBIU_n	Input	上字节数据掩码 / 数据 总线反转
DML_n/DBIL_n	Input	下字节数据掩码 / 数据 总线反转
电源		
VDD	Supply	核心电源：1.2V

引脚名称	类型	描述
VDDQ	Supply	DQ 电源: 1.2V
VPP	Supply	DRAM 激活电源: 2.5V
VREFCA	Supply	控制/地址/命令参考 电压 $\approx 0.5 \times VDD$
VSS, VSSQ	Supply	地

7. 模式寄存器

7.1 MR0 配置

位	功能	选项
[6:4,2]	CAS 延迟(CL)	支持 CL = 9,10,11,12,13,14,15,16,18,20,22,24
[3]	突发类型	0=顺序, 1=交错
[1:0]	突发长度	00=BL8(固定), 01=BC4/BL8(OTF), 10=BC4(固定)
[8]	DLL 复位	0=否, 1=是
11:9]	写恢复(WR)/读预充电(RTP)	10 - 24 个时钟周期

7.2 MR1 配置

位	功能	选项
[0]	DLL 使能	0=禁用, 1=使能 (正常操作)
[5:1]	输出驱动阻抗	34 Ω (RZQ/7) 或 48 Ω (RZQ/5)
[4:3]	附加延迟(AL)	00=0, 01=CL-1, 10=CL-2
[7]	写平衡	0=禁用, 1=使能

位	功能	选项
[9,6,2]	RTT_NOM	片上终端电阻（正常操作）。在读操作或无操作时，数据线（DQ）到 VTT 的终端电阻值。 选项从禁用到 34 Ω /40 Ω /48 Ω /60 Ω /80 Ω /120 Ω /240 Ω。对于多 DIMM 系统（如双通道），此设置对信号质量至关重要。
[12]	输出禁用	0=使能，1=禁用

7.3 MR2 配置

位	功能	选项
[5:3]	CAS 写延迟(CWL)	9,10,11,12,14,16,18,20
[7:6]	自刷新温度范围	00 = 手动，01 = 降低，10 = 扩展，11 = 自动
[10:9]	RTT_WR	动态 ODT 设置
[12]	写 CRC	0=禁用，1=使能

7.4 MR3 配置

位	功能	选项
[1:0]	MPR 页面选择	00=Page0, 01=Page1, 10=Page2, 11=Page3
[2]	MPR 访问使能	0=正常操作，1=MPR 数据流
[3]	减速模式	0=1/2 速率，1=1/4 速率
[4]	单 DRAM 可寻址性	0=禁用，1=使能
[8:6]	细粒度刷新	001 = 2x, 010 = 4x, 011 = OTF
[12:11]	MPR 读出格式	00 = 串行，01 = 并行，10 = 交错，11 = 保留

8. 电气特性

8.1 绝对最大额定值

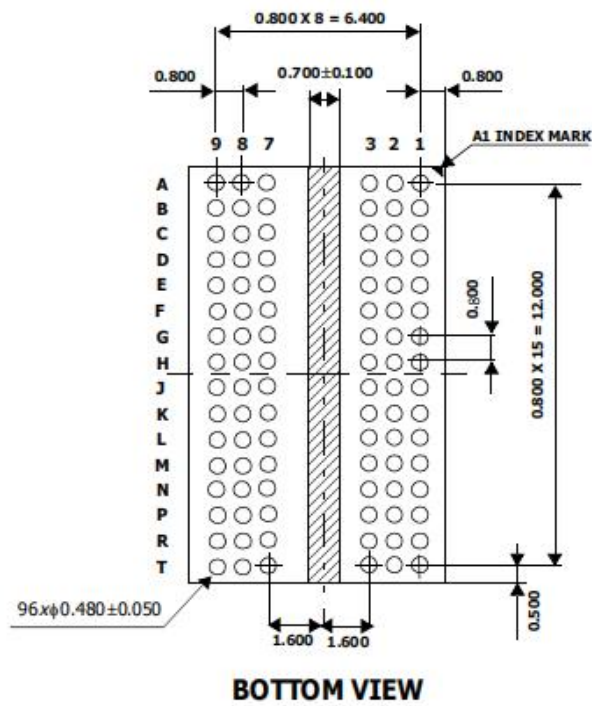
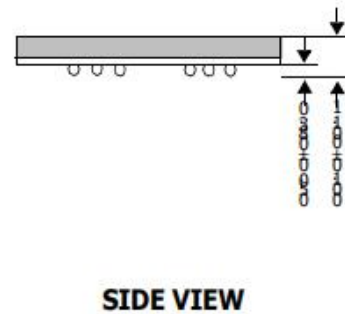
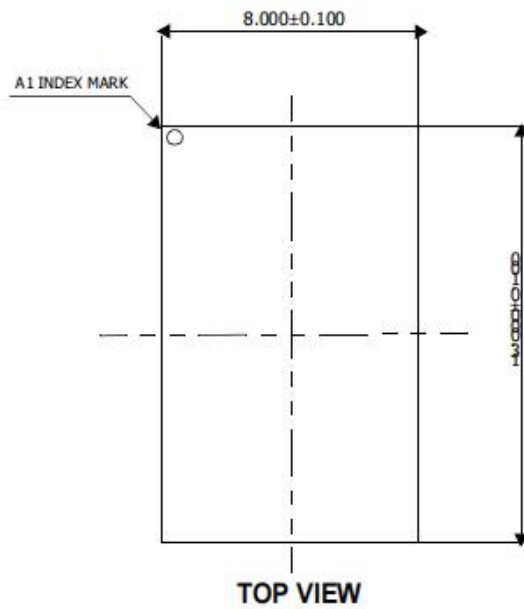
参数	符号	最小值	最大值	单位
VDD/VDDQ 相对于 VSS	VDD, VDDQ	-0.3	+1.5	V
VPP 相对于 VSS	VPP	-0.3	+3.0	V
输入电压	VIN	-0.3	+1.5	V
输出电压	VOUT	-0.3	+1.5	V
工作温度（商业级）	TC	0	+95	°C
工作温度（工业级）	TC	-40	+95	°C

8.2 推荐工作条件

参数	符号	最小值	典型值	最大值	单位
电源电压	VDD, VDDQ	1.14	1.2	1.26	V
激活电源电压	VREFCA	2.375	2.5	2.75	V
控制/地址参考电压	VREFDQ	$0.49 \times VDD - 0.04$ (生成)	$0.5 \times VDD$	$0.51 \times VDD$	V
数据参考电压	VREFDQ	—	内部自校准	—	V

9. 封装尺寸

9.1 96-ball FBGA ,尺寸如下:



10. 兼容性声明

10.1 JEDEC 标准兼容性

HGD416G16H32 系列 DDR4 SDRAM 完全符合 JEDEC JESD79-4 标准，确保与所有符合 JEDEC 标准的 DDR4 控制器和系统兼容。

10.2 直接替换性

本产品与海力士 H5ANAG6NCJR-XNC 系列 DDR4 SDRAM 完全兼容，可直接替换使用，无需任何软件或硬件修改。所有引脚排列、时序参数、模式寄存器设置和功能特性均保持一致。

10.3 质量保证

HGCHIPS 实施严格的质量控制流程，所有产品均经过 100%测试，符合工业级和汽车级应用的质量要求。

11. 联系方式

11.1 公司信息

中山市华工科有限公司

HGCHIPS Technologies Co., Ltd.

地址：中国中山市翠亨新区香山大道 34 号西湾国家重大仪器科学园厂房 1 号楼 1120

电话：+86-760-8992 4799 传真：+86-760-8992 4799

11.2 技术支持

- 官方网站：www.hgchips.com
- 技术邮箱：long@hgtech.cc
- 销售邮箱：sales@hgchips.com
- 支持热线：0760-8992 4799（工作日 9:00-18:00）

11.3 在线资源

访问 www.hgchips.com 获取：

- 最新产品数据表
- 应用笔记和技术白皮书
- 参考设计原理图
- 软件驱动和固件
- 常见问题解答(FAQ)

HGCHIPS 保留所有权利

© 2023 HGCHIPS Technologies Co., Ltd. 版权所有

本规格书内容如有变更，恕不另行通知。请访问 www.hgchips.com 获取最新版本。
